

# EUROPEAN PATENT OFFICE

## Patent Abstracts of Japan

PUBLICATION NUMBER : 2002246411  
PUBLICATION DATE : 30-08-02

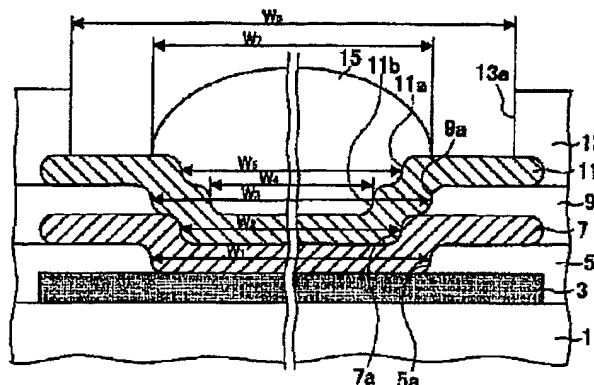
APPLICATION DATE : 16-02-01  
APPLICATION NUMBER : 2001040656

APPLICANT : RICOH CO LTD;

INVENTOR : UENO YOSHIKAZU;

INT.CL. : H01L 21/60 H01L 27/04 H01L 21/822

TITLE : SEMICONDUCTOR DEVICE AND ITS  
MANUFACTURING METHOD



ABSTRACT : PROBLEM TO BE SOLVED: To improve adhesion of a pad with an external connection terminal.

SOLUTION: A method for manufacturing a semiconductor device comprises the steps of forming an etching stopper layer 3 on a pad-forming region on a semiconductor substrate 1, forming a first interlayer insulating film 5 having an opening 5a on the pad-forming region, forming a lower layer pad 7 having a recess 7a caused by the opening 5a, and forming a second interlayer insulating film 9 having an opening 9a on the pad-forming region. The method further comprises the steps of depositing a metal film, forming a recess 11a of a smaller width size  $W_5$  smaller than a bonding width  $W_7$  with a gold ball 15, and formed being caused by the opening 9a and a recess 11b of a width size  $W_4$  and formed being caused by the recess 7a in the bottom of the recess 11a, patterning the metal film, and forming an uppermost layer pad 11. Thus, connecting areas of the pad 11 to the ball 15 are increased by the recesses 11a, 11b, as compared with that of the flat surface and its adhesion is improved.

COPYRIGHT: (C)2002,JPO

BEST AVAILABLE COPY

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-246411

(P2002-246411A)

(43)公開日 平成14年8月30日(2002.8.30)

(51)Int.Cl.<sup>7</sup>

H01L 21/60  
27/04  
21/822

識別記号

301

FI

H01L 21/60  
27/04

テームコード\*(参考)

301P 5F038  
E 5F044

審査請求 未請求 請求項の数5 OL (全16頁)

(21)出願番号 特願2001-40656(P2001-40656)

(22)出願日 平成13年2月16日(2001.2.16)

(71)出願人 000006747

株式会社リコー

東京都大田区中馬込1丁目3番6号

(72)発明者 高橋 琢哉

東京都大田区中馬込1丁目3番6号 株式  
会社リコー内

(72)発明者 瀧野 史裕

東京都大田区中馬込1丁目3番6号 株式  
会社リコー内

(74)代理人 100085464

弁理士 野口 繁雄

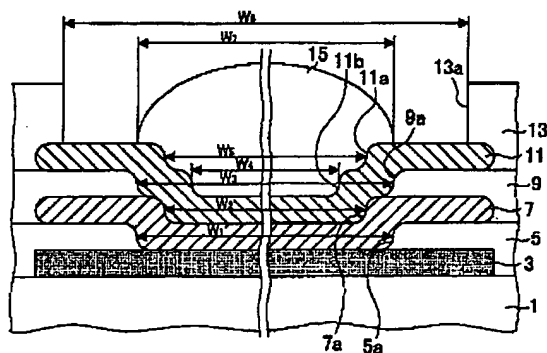
最終頁に続く

(54)【発明の名称】 半導体装置及びその製造方法

(57)【要約】

【課題】 パッドと外部接続用端子の密着性を向上させる。

【解決手段】 半導体基板1上のパッド形成領域にエッチングストップ層3を形成し、パッド形成領域に開口部5aをもつ第1の層間絶縁膜5を形成し、開口部5aに起因する凹部7aをもつ下層パッド7を形成し、パッド形成領域に開口部9aをもつ第2の層間絶縁膜9を形成する。金属膜を堆積して、開口部9aに起因して形成され、金ボール15とのボンディング幅 $W_7$ よりも小さい幅寸法 $W_5$ の凹部11aと、凹部11aの底面に凹部7aに起因して形成され、幅寸法 $W_4$ の凹部11bを形成し、その金属膜をパターンニングして最上層パッド11を形成する。凹部11a、11bにより最上層パッド11及び金ボール15の接合面積が平坦面での接合面積に比べて増大し、密着性が向上する。



## 【特許請求の範囲】

【請求項1】 外部接続用端子とのボンディング幅よりも小さい幅寸法の凹部を外部接続用端子との接合面にもつボンディングパッドを備えたことを特徴とする半導体装置。

【請求項2】 前記ボンディングパッドの外部接続用端子との接合面に複数の前記凹部を備えている請求項1に記載の半導体装置。

【請求項3】 請求項1又は2に記載の半導体装置の製造方法において、前記ボンディングパッド直下の絶縁膜もしくは金属配線層又はその両方に、外部接続用端子とのボンディング幅よりも小さい幅寸法の凹部又は開口部を形成し、その凹部又は開口部の上に前記ボンディングパッドを形成することを特徴とする製造方法。

【請求項4】 前記ボンディングパッド直下の絶縁膜に開口部を形成する場合、その絶縁膜の開口部形成領域の下層に金属配線層、ゲート電極材料層又はシリコン窒化膜により構成されるエッチングストッパ層を形成する請求項3に記載の製造方法。

【請求項5】 前記ボンディングパッド直下の絶縁膜もしくは金属配線層又はその両方に形成する前記凹部又は開口部を、前記ボンディングパッドの膜厚の2倍の寸法よりも大きい寸法で形成する請求項3又は4に記載の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、半導体装置及び半導体装置の製造方法に関し、特に、半導体装置で外部と電気的信号を入出力する端子であるボンディングパッド（以下、単にパッドとも呼ぶ）の構造に関するものである。

## 【0002】

【従来の技術】図19(A)は従来の半導体装置（従来技術1）のボンディングパッド部周辺を示す平面図であり、(B)は(A)のA-A位置での断面図である。半導体基板31上に第1の層間絶縁膜33が形成されている。第1の層間絶縁膜33上にパッド35が形成されている。第1の層間絶縁膜33上及びパッド35上に保護膜37が形成されている。パッド35上の保護膜37には開口部が形成されており、パッド35が露出している。露出したパッド35の表面にボンディングボール39が接続されている。ボール39には、パッド35をボール39を介して外部に電気的に接続するためのワイヤー41が接続されている。

【0003】図20は、他の従来の半導体装置（従来技術2）のボンディングパッド部周辺を示す断面図である。半導体基板31上に第1の層間絶縁膜33が形成されている。パッド形成領域の第1の層間絶縁膜33上に下層パッド43が形成されている。第1の層間絶縁膜3

3上及び下層パッド43上に第2の層間絶縁膜45が形成されている。下層パッド43上の第2の層間絶縁膜45には開口部が形成されている。下層パッド43上及び第2の層間絶縁膜45上に最上層パッド47が形成されている。第2の層間絶縁膜45上及び最上層パッド47上に保護膜37が形成されている。最上層パッド47上の保護膜37には開口部が形成されており、最上層パッド47が露出している。露出した最上層パッド47の表面に、ワイヤー41が接続されたボール39が接続されている。この従来技術では、ボンディングパッドは、下層パッド43及び最上層パッド47からなる多層構造パッドにより構成される。

【0004】図21は、さらに他の従来の半導体装置（従来技術3）のボンディングパッド部周辺を示す断面図である。半導体基板31のパッド形成領域にポリシリコン膜49が形成されている。半導体基板31上及びポリシリコン膜49上に第1の層間絶縁膜33が形成されている。ポリシリコン膜49上の第1の層間絶縁膜33には開口部が形成されている。ポリシリコン膜49上及び第1の層間絶縁膜33上に下層パッド43が形成されている。下層パッド43上及び第1の層間絶縁膜33上に第2の層間絶縁膜45が形成されている。下層パッド43上の第2の層間絶縁膜45には開口部が形成されている。下層パッド43上及び第2の層間絶縁膜45上に最上層パッド47が形成されている。第2の層間絶縁膜45上及び最上層パッド47上に保護膜37が形成されている。最上層パッド47上の保護膜37には開口部が形成されており、最上層パッド47が露出している。露出した最上層パッド47の表面に、ワイヤー41が接続されたボール39が接続されている。この従来技術では、ボンディングパッドは、下層パッド43及び最上層パッド47からなる多層構造パッドにより構成される。

【0005】従来技術1から3に示したような、パッド35、47の表面のボール39が接続される部分が平坦になっている半導体装置は、例えば特開平8-162598号公報に開示されている。

【0006】従来技術1から3に示したボンディングパッドの構造では、パッド35、47の表面のボール39が接続される部分が平坦になっているため、パッド35、47とボール39との密着性が悪く、剥がれや浮きなどより電気的接続の信頼性が低下するという問題があった。このような問題は、ボール39及びワイヤー41を用いたワイヤーボンディングに限らず、装置の下面に複数のボール状の外部接続用接続端子（ bumps ）が配列された半導体装置、例えばボールグリッドアレイ（ BGA ）やチップサイズパッケージ（ CSP ）におけるボンディングパッドと bumps の接続においても見られる。また、近年の半導体装置の集積化にともない、パッドピッチの縮小化、パッドサイズの縮小化が要求されている。これによりパッド開口部の面積が小さくなるため、パッ

ドとボンディングボールの密着性がさらに得難くなっている。

【0007】

【発明が解決しようとする課題】本発明の第1の目的は、パッドと外部接続用端子の接合面積を増大させ密着性を向上させることができるボンディングパッドを備えた半導体装置を提供することである。本発明の第2の目的は、製造コストの上昇を招かずそのようなボンディングパッドを備えた半導体装置を製造することである。

【0008】

【課題を解決するための手段】本発明の半導体装置は、外部接続用端子とのボンディング幅よりも小さい幅寸法の凹部を外部接続用端子との接合面にもつボンディングパッドを備えているものである。本明細書において、外部接続用端子とは、ボンディングパッドを外部の接続端子に接続するためにボンディングパッドに接続されるボンディングボールやバンパなどの導電性部材をいう。

【0009】ボンディングパッドにおいて、外部接続用端子との接合面に外部接続用端子とのボンディング幅よりも小さい幅寸法の凹部を備えることにより、ボンディングパッドの外部接続用端子との接合面積は平坦な接合面に比べて増大する。凹部の水平方向の断面形状は、例えば円形、楕円形、矩形、多角形など、どのような形状であってもよい。

【0010】本発明の製造方法は、本発明の半導体装置の製造方法であって、ボンディングパッド直下の絶縁膜もしくは金属配線層又はその両方に、凹部又は開口部を形成し、その凹部又は開口部の上にボンディングパッドを形成するものである。本明細書において、金属配線層の語は、半導体装置の電氣的動作を行なうための金属層のほか、他の金属層とは電氣的に接続されておらず、半導体装置の電氣的動作には影響しない金属層も含むものとする。

【0011】ボンディングパッド直下の絶縁膜に開口部を形成する際、その絶縁膜の他の位置に上層配線と下層配線を接続するためのスルーホールを形成するときに、ボンディングパッドに対応する領域にも開口部を形成するようにすれば、工程数を増加させることなく、ボンディングパッド直下の絶縁膜に開口部を形成することができる。また、ボンディングパッド直下の金属配線層に開口部を形成する際、配線パターン形成用にその金属配線層をパターンニングすると同時に、ボンディングパッドに対応する位置に開口部をもつ金属配線層を形成するようにすれば、工程数を増加させることなく、ボンディングパッド直下の金属配線層に開口部を形成することができる。また、ボンディングパッド直下の絶縁膜もしくは金属配線層又はその両方に凹部を形成する際、それらの絶縁膜もしくは金属配線層又はその両方のさらに下層の絶縁膜もしくは金属配線層又はその両方に上記と同様にして開口部を形成するようにすれば、工程数を増加させ

ることなく、ボンディングパッド直下の絶縁膜もしくは金属配線層又はその両方に凹部を形成することができる。

【0012】

【発明の実施の形態】本発明の半導体装置において、ボンディングパッドの外部接続用端子との接合面に複数の凹部を備えていることが好ましい。その結果、外部接続用端子との接合面積を増大させることができる。

【0013】本発明の製造方法において、ボンディングパッド直下の絶縁膜に開口部を形成する場合、その絶縁膜の開口部形成領域の下層に金属配線層、ゲート電極材料層又はシリコン窒化膜により構成されるエッチングストップ層を形成しておくことが好ましい。その結果、ボンディングパッド直下の絶縁膜に開口部を形成する際にエッチングストップ層をエッチングストップとして用いることにより、ボンディングパッド直下の絶縁膜に開口部を安定して形成することができ、ひいてはボンディングパッドの凹部の形状を安定して形成することができる。

【0014】本発明の製造方法において、ボンディングパッド直下の絶縁膜もしくは金属配線層又はその両方に形成する凹部又は開口部を、ボンディングパッドの膜厚の2倍の寸法よりも大きい寸法で形成することが好ましい。その結果、ボンディングパッド直下の凹部又は開口部上に最上層の金属配線層が平坦に堆積されるのを防止することができ、ボンディングパッド表面への凹部形成の安定化を図ることができる。

【0015】

【実施例】図1は装置の一実施例のボンディングパッド部周辺を示す断面図である。トランジスタ素子（図示は省略）が形成された半導体基板1のパッド形成領域に例えば膜厚が350nm（ナノメートル）のポリシリコン膜からなるエッチングストップ層3が形成されている。半導体基板1上及びエッチングストップ層3上に、例えば膜厚が1.0μm（マイクロメートル）のシリコン酸化膜からなる第1の層間絶縁膜5が形成されている。エッチングストップ層3上の第1の層間絶縁膜5には、例えば幅寸法 $W_1$ が40μmであり、水平方向の断面形状が正方形の開口部5aが形成されている。

【0016】エッチングストップ層3上及びパッド形成領域の第1の層間絶縁膜5上に、例えばA1（アルミニウム）やA1合金などの金属膜からなり、膜厚が800nmの下層パッド7が形成されている。下層パッド7には、開口部5aに対応する領域に、例えば幅寸法 $W_2$ が39.7μmであり、水平方向の断面形状が略正方形の凹部7aが形成されている。第1の層間絶縁膜5上及び下層パッド7上に、例えば膜厚が1.0μmのシリコン酸化膜からなる第2の層間絶縁膜9が形成されている。下層パッド7上の第2の層間絶縁膜9には、凹部7aを含む領域に、例えば幅寸法 $W_3$ が50μmであり、水平

方向の断面形状が正方形の開口部9aが形成されている。

【0017】下層パッド7上及びパッド形成領域の第2の層間絶縁膜9上に、例えばA1やA1合金などの金属膜からなり、膜厚が800nmの最上層パッド11が形成されている。最上層パッド11には、開口部9aに対応する領域に、例えば幅寸法 $W_5$ が49.7 $\mu\text{m}$ であり、水平方向の断面形状が略正方形の凹部11aが形成されている。最上層パッド11の凹部11aの底面には、凹部7aに対応する領域に、例えば幅寸法 $W_4$ が39.4 $\mu\text{m}$ であり、水平方向の断面形状が略正方形の凹部11bがさらに形成されている。

【0018】第2の層間絶縁膜9上及び最上層パッド11上に、例えば膜厚が1.4 $\mu\text{m}$ の保護膜13が形成されている。最上層パッド11上の保護膜13には、凹部11aを含む領域に、例えば幅寸法 $W_6$ が90 $\mu\text{m}$ であり、水平方向の断面形状が正方形の開口部13aが形成されており、凹部11a、11bを含む領域の最上層パッド11が露出している。最上層パッド11の凹部11a、11bを含む領域の表面に、外部接続用端子としての例えばAu(金)からなるボンディングボール(金ボール)15が接続されている。最上層パッド11及び金ボール15のボンディング幅 $W_7$ は例えば73 $\mu\text{m}$ である。

【0019】この実施例では、最上層パッド11の表面に、ボンディング幅 $W_7$ よりも幅寸法が小さい凹部11a、11bを形成し、最上層パッド11の凹部11a、11bを含む領域に金ボール15を接続することにより、最上層パッド11及び金ボール15の接合面積を平坦面での接合面積に比べて増大させ、最上層パッド11と金ボール15の密着性を向上させている。

【0020】図2及び図3は製造方法の一実施例を示す工程断面図である。この製造方法の実施例は図1の装置を製造するためのものである。図1から図3を用いて製造方法の一実施例を説明する。

(A)例えばCVD(化学的気相成長)により、半導体基板1上全面に、トランジスタ素子(図示は省略)のゲート電極及びエッチングストップ層3を形成するためのポリシリコン膜3aを350nmの膜厚で成膜する。

(B)フォトリソグラフィー及びエッチングにより、ポリシリコン膜3aをパターンニングしてトランジスタ素子領域にゲート電極(図示は省略)を形成し、パッド形成領域にエッチングストップ層3を形成する。

【0021】(C)トランジスタ素子を形成した後、例えばCVDにより、半導体基板1上全面に、トランジスタ素子と上層に形成される第1の配線層との間を絶縁するための第1の層間絶縁膜5を1.0 $\mu\text{m}$ の膜厚で成膜する。

(D)フォトリソグラフィー及びエッチングにより、トランジスタ素子領域の第1の層間絶縁膜5にトランジスタ素子と第1の配線層を接続するためのビア(コンタクトホール)を形成すると同時に、パッド形成領域の第1の層間絶縁膜5に例えば幅寸法が40 $\mu\text{m}$ であり、水平方向の断面形状が正方形の開口部5aを形成する。

【0022】(E)半導体基板1上全面に、トランジスタ素子との電気的接続を行なうための第1の配線層となる配線材料層として、例えばA1やA1合金などの金属膜7bをスパッタリングにより800nmの膜厚で成膜する。金属膜7bは第1の層間絶縁膜5上、ビア内、開口部5aの側壁及び開口部5a内に露出した半導体基板1上に形成される。パッド形成領域の金属膜7bには幅寸法が39.7 $\mu\text{m}$ 、水平方向の断面形状が略正方形の凹部7aが形成される。

(F)フォトリソグラフィー及びエッチングにより、金属膜7bをパターンニングして第1の配線層を形成すると同時に、パッド形成領域に凹部7aをもつ下層パッド7を形成する。

【0023】(G)例えばCVDにより、半導体基板1上全面に、第1の配線層と上層に形成される第2の配線層との間を絶縁するための第2の層間絶縁膜9を1.0 $\mu\text{m}$ の膜厚で成膜する。

(H)フォトリソグラフィー及びエッチングにより、トランジスタ素子領域の第2の層間絶縁膜9に第1の配線層と第2の配線層を接続するためのビアを形成すると同時に、パッド形成領域の第2の層間絶縁膜9に例えば幅寸法が50 $\mu\text{m}$ であり、水平方向の断面形状が正方形の開口部9aを形成する。

【0024】(I)半導体基板1上全面に、例えばA1やA1合金などの第2の配線層となる金属膜11cをスパッタリングにより800nmの膜厚で成膜する。金属膜11cは第2の層間絶縁膜9上、ビア内、開口部9aの側壁及び開口部9a内に露出した下層パッド7上に形成される。パッド形成領域の金属膜11cには、第2の層間絶縁膜9の開口部9aに起因して形成された幅寸法が49.7 $\mu\text{m}$ の凹部11aと、凹部11aの底面に形成され、下層パッド7の凹部7aに起因して形成された幅寸法が39.4 $\mu\text{m}$ の凹部11bが存在する。凹部11a、11bの水平方向の断面は略正方形である。

(J)フォトリソグラフィー及びエッチングにより、金属膜11cをパターンニングして第2の配線層を形成すると同時に、パッド形成領域に凹部11a、11bをもつ最上層パッド11を形成する。この実施例では第2の配線層9が最上層の金属配線層を構成する。

【0025】(K)例えばCVDや塗布により、半導体基板1上全面に、1.4 $\mu\text{m}$ の膜厚で保護膜13を成膜した後、フォトリソグラフィー及びエッチングにより、パッド形成領域の保護膜13に例えば幅寸法が90 $\mu\text{m}$ であり、水平方向の断面形状が正方形の開口部13aを形成する。これにより、最上層パッド11の凹部11a、11bを含む領域が露出する。その後、図1に示す

ように、金ボール15を最上層パッド11の凹部11a, 11bを含む領域に接続する。

【0026】この製造方法の実施例において、最上層パッド11となる金属膜11cの成膜時に、金属膜11cによって下層パッド7の凹部7aが塞がれて最上層パッド11の凹部11bが形成できなくなるのを防止するために、下層パッド7の凹部7aを最上層パッド11の膜厚の2倍の寸法よりも大きい幅寸法で形成することが好ましい。

【0027】この製造方法の実施例において、エッチングストップ層3を、トランジスタ素子のゲート電極材料層であるポリシリコン膜3aを用いて、工程(B)でゲート電極と同時に形成するので、工程数を増加させることなくエッチングストップ層3を形成することができる。さらに、下層パッド7に凹部7aを形成するための第1の層間絶縁膜5の開口部5aを、工程(D)でビアと同時に形成するので、工程数を増加させることなく第1の層間絶縁膜5に開口部5aを形成することができる。さらに、最上層パッド11に凹部11a, 11bを形成するための第2の層間絶縁膜9の開口部9aを、工程(H)でビアと同時に形成するので、工程数を増加させることなく第2の層間絶縁膜9に開口部9aを形成することができる。

【0028】この実施例では、エッチングストップ層3の材料としてポリシリコン膜を用いているが、本発明はこれに限定されるものではなく、例えばトランジスタ素子のゲート電極材料層として用いられるタングステンシリサイド(WSi<sub>x</sub>)や、シリコン窒化膜など、他の材料を用いてもよい。特に、トランジスタ素子のゲート電極材料層を用い、エッチングストップ層3をゲート電極と同じ工程で形成するようにすれば、工程数を増加させることなくエッチングストップ層3を形成することができる。

【0029】図1から図3に示すエッチングストップ層3を設けずに、最上層パッド11に凹部11a, 11bを形成することもできる。図4及び図5は製造方法の他の実施例を示す工程断面図である。図5(I)は装置の他の実施例を示す断面図である。図1から図3の実施例と同じ機能を果たす部分には同じ符号を付す。図5(I)を参照して装置の構造について説明する。

【0030】半導体基板1上に第1の層間絶縁膜5が形成されている。パッド形成領域の第1の層間絶縁膜5に開口部5aが形成されている。第1の層間絶縁膜5の開口部5aの側壁、開口部5a内に露出した半導体基板1上及びパッド形成領域の第1の層間絶縁膜5上に下層パッド7が形成されている。下層パッド7には開口部5aに対応する領域に凹部7aが形成されている。第1の層間絶縁膜5上及び下層パッド7上に第2の層間絶縁膜9が形成されている。下層パッド7上の第2の層間絶縁膜9には、凹部7aを含む領域に開口部9aが形成されて

いる。

【0031】下層パッド7上及びパッド形成領域の第2の層間絶縁膜9上に最上層パッド11が形成されている。最上層パッド11には、開口部9aに対応する領域に凹部11aが形成されている。最上層パッド11の凹部11aの底面には、凹部7aに対応する領域に凹部11bがさらに形成されている。第2の層間絶縁膜9上及び最上層パッド11上には保護膜13が形成されている。最上層パッド11上の保護膜13には、凹部11aを含む領域に開口部13aが形成されており、凹部11a, 11bを含む領域の最上層パッド11が露出している。最上層パッド11の凹部11a, 11bを含む領域の表面に金ボール15が接続されている。最上層パッド11の凹部11a, 11bの幅寸法は、最上層パッド11と金ボール15のボンディング幅よりも小さい。

【0032】この実施例でも、最上層パッド11の表面に、最上層パッド11と金ボール15のボンディング幅よりも幅寸法が小さい凹部11a, 11bを形成し、最上層パッド11の凹部11a, 11bを含む領域に金ボール15を接続することにより、最上層パッド11及び金ボール15の接合面積を平坦面での接合面積に比べて増大させ、最上層パッド11と金ボール15の密着性を向上させている。

【0033】図4及び図5を用いて製造方法の実施例を説明する。

(A) 半導体基板1上にトランジスタ素子(図示は省略)を形成した後、半導体基板1上に第1の層間絶縁膜5を例えばCVDにより1.0 $\mu$ mの膜厚で成膜する。

(B) フォトリソグラフィー及びエッチングにより、トランジスタ素子領域の第1の層間絶縁膜5にビアを形成すると同時に、パッド形成領域の第1の層間絶縁膜5に例えば幅寸法が40 $\mu$ mであり、水平方向の断面形状が正方形の開口部5aを形成する。

【0034】(C) 半導体基板1上全面に例えばAlやAl合金などの金属膜7bをスパッタリングにより800nmの膜厚で成膜する。パッド形成領域の金属膜7bには幅寸法が39.7 $\mu$ m、水平方向の断面形状が略正方形の凹部7aが形成される。

(D) フォトリソグラフィー及びエッチングにより、金属膜7bをパターニングして第1の配線層を形成すると同時に、パッド形成領域に凹部7aをもつ下層パッド7を形成する。

【0035】(E) 例えばCVDにより、半導体基板1上全面に第2の層間絶縁膜9を1.0 $\mu$ mの膜厚で成膜する。

(F) フォトリソグラフィー及びエッチングにより、トランジスタ素子領域の第2の層間絶縁膜9にビアを形成すると同時に、パッド形成領域の第2の層間絶縁膜9に例えば幅寸法が50 $\mu$ mであり、水平方向の断面形状が正方形の開口部9aを形成する。

【0036】(G) 半導体基板1上全面に、例えばA1やA1合金などの第2の配線層となる金属膜11cをスパッタリングにより800nmの膜厚で成膜する。パッド形成領域の金属膜11cには、第2の層間絶縁膜9の開口部9aに起因して形成された幅寸法が49.7μmの凹部11aと、凹部11aの底面に形成され、下層パッド7の凹部7aに起因して形成された幅寸法が39.4μmの凹部11bが存在する。凹部11a、11bの水平方向の断面は略正方形である。

(H) フォトリソグラフィー及びエッチングにより、金属膜11cをパターニングして第2の配線層を形成すると同時に、パッド形成領域に凹部11a、11bをもつ最上層パッド11を形成する。

【0037】(I) 半導体基板1上全面に、例えばCVDや塗布により1.4μmの膜厚で保護膜13を成膜した後、フォトリソグラフィー及びエッチングにより、パッド形成領域の保護膜13に例えば幅寸法が90μmであり、水平方向の断面形状が正方形の開口部13aを形成する。これにより、最上層パッド11の凹部11a、11bを含む領域が露出する。その後、金ボール15を最上層パッド11の凹部11a、11bを含む領域に接続する。

【0038】この製造方法の実施例において、下層パッド7に凹部7aを形成するための第1の層間絶縁膜5の開口部5aを、工程(B)でビアと同時に形成するので、工程数を増加させることなく第1の層間絶縁膜5に開口部5aを形成することができる。さらに、最上層パッド11に凹部11a、11bを形成するための第2の層間絶縁膜9の開口部9aを、工程(F)でビアと同時に形成するので、工程数を増加させることなく第2の層間絶縁膜9に開口部9aを形成することができる。

【0039】図6及び図7は製造方法のさらに他の実施例を示す工程断面図である。図7(G)は装置のさらに他の実施例を示す断面図である。図1から図3の実施例と同じ機能を果たす部分には同じ符号を付す。図7

(G)を参照して装置の構造について説明する。

【0040】半導体基板1上に、例えば膜厚が1.0μmの第1の層間絶縁膜5が形成されている。パッド形成領域の第1の層間絶縁膜5上に、例えばA1やA1合金などからなり、膜厚が800nmの金属膜パターン17が形成されている。金属膜パターン17の中央部には水平方向の断面形状が正方形の開口部17aが形成されている。金属膜パターン17は、第1の層間絶縁膜5上に形成された第1の配線層(図示は省略)と電気的に接続されていてもよいし、接続されていなくてもよい。

【0041】第1の層間絶縁膜5上及び金属膜パターン17上に、例えば膜厚が1.0μmの第2の層間絶縁膜9が形成されている。パッド形成領域の第2の層間絶縁膜9には金属膜パターン17の開口部17aに起因して、水平方向の断面形状が略正方形の凹部9cが形成さ

れている。パッド形成領域の第2の層間絶縁膜9上に例えばA1やA1合金などの金属膜からなり、膜厚が800nmの最上層パッド11が形成されている。最上層パッド11には水平方向の断面形状が略正方形の凹部11dが形成されている。

【0042】第2の層間絶縁膜9上及び最上層パッド11上に、例えば膜厚が1.4μmの保護膜13が形成されている。最上層パッド11上の保護膜13には水平方向の断面形状が正方形の開口部13aが形成されており、凹部11dを含む領域の最上層パッド11が露出している。最上層パッド11の凹部11dを含む領域の表面に金ボール15が接続されている。最上層パッド11の凹部11dの幅寸法は、最上層パッド11と金ボール15のボンディング幅よりも小さい。

【0043】図6及び図7を用いて製造方法の実施例を説明する。

(A) 半導体基板1上にトランジスタ素子(図示は省略)を形成した後、半導体基板1上に第1の層間絶縁膜5を例えばCVDにより1.0μmの膜厚で成膜する。フォトリソグラフィー及びエッチングにより、トランジスタ素子領域の第1の層間絶縁膜5にビアを形成する。

(B) 半導体基板1上全面に、例えばA1やA1合金などの金属膜17bをスパッタリングにより800nmの膜厚で成膜する。

【0044】(C) フォトリソグラフィー及びエッチングにより、金属膜17bをパターニングして第1の配線層を形成すると同時に、パッド形成領域に対応する領域に開口部17aをもつ金属膜パターン17をパッド形成領域の周辺に形成する。

(D) 第2の層間絶縁膜9を例えばCVDにより1.0μmの膜厚で第1の層間絶縁膜5上及び金属膜パターン17上に成膜する。第1の層間絶縁膜5には金属膜パターン17の開口部17aに起因して凹部9cが形成される。フォトリソグラフィー及びエッチングによりトランジスタ素子領域の第2の層間絶縁膜9にビアを形成する。

【0045】(E) 半導体基板1上全面に、例えばA1やA1合金などの第2の配線層となる金属膜11cをスパッタリングにより800nmの膜厚で成膜する。パッド形成領域の金属膜11cには、第2の層間絶縁膜9の凹部9cに起因して、凹部11dが形成される。

(F) フォトリソグラフィー及びエッチングにより、金属膜11cをパターニングして第2の配線層を形成すると同時に、パッド形成領域に凹部11dをもつ最上層パッド11を形成する。

【0046】(G) 半導体基板1上全面に、例えばCVDや塗布により1.4μmの膜厚で保護膜13を成膜した後、フォトリソグラフィー及びエッチングにより、パッド形成領域の保護膜13に開口部13aを形成する。これにより、最上層パッド11の凹部11dを含む領域

が露出する。その後、金ボール15を、最上層パッド11の凹部11dを含む領域に接続する。

【0047】この製造方法の実施例において、第2の層間絶縁膜9に凹部9cを形成するための開口部17aをもつ金属膜パターン17を、工程(C)で第1の配線層と同時に形成するので、工程数を増加させることなく開口部17aをもつ金属膜パターン17を形成することができる。さらに、第2の層間絶縁膜9の凹部9cを、第2の層間絶縁膜9の成膜時に金属膜パターン17の開口部17aに起因して形成することができるので、工程数を増加させることなく第2の層間絶縁膜9の凹部9cを形成することができる。

【0048】図1から図7に示した実施例では、本発明を2層の配線構造(基板1上のゲート電極を含めて3層)の半導体装置を適用しているが、本発明はこれに限定されるものではなく、2層以上の配線構造を備えた半導体装置に適用することができる。基板上のゲート電極を含めて $n$ 層( $n \geq 2$ )の配線構造では( $n-1$ )層の層間絶縁膜が必要である。例えば、パッド形成領域の層間絶縁膜に開口部を形成する工程(例えば図2の工程(D)参照)と、その開口部上に凹部をもつ配線材料層を形成する工程(例えば図2の工程(E)参照)とを繰り返すことにより、最大で( $n-1$ )段の段差をもつ凹部を備えた最上層パッドを形成することができる。その製造方法において、パッド形成領域の層間絶縁膜への開口部の形成をビアの形成と同じ工程で行ない、パッド形成領域の層間絶縁膜の開口部上への配線材料層の形成を配線層の形成と同じ工程で行なうようにすれば、製造工程を増加させることなく最上層パッドに凹部を形成することができる。

【0049】 $n$ 層( $n \geq 2$ )の配線構造を備えた半導体装置の製造方法に本発明の製造方法を適用する場合、第( $n-1$ )層の層間絶縁膜(層間絶縁膜のうち最上層の層間絶縁膜)に本発明を適用するのが、形成したパターンと最上層パッドのパターンのずれを少なくできるので、最も効果的である。

【0050】図8は装置のさらに他の実施例を示す断面図である。この実施例は $n$ 層の配線層を備えた半導体装置において、パッド形成領域の第( $n-1$ )層の層間絶縁膜に開口部が形成されたものである。例えば膜厚が $1.0 \mu\text{m}$ のシリコン酸化膜からなる第( $n-2$ )層の層間絶縁膜(上から2番目の層間絶縁膜)19上に、膜厚が $1.0 \mu\text{m}$ のシリコン酸化膜からなる第( $n-1$ )層の層間絶縁膜21が形成されている。パッド形成領域の第( $n-1$ )層の層間絶縁膜21に、例えば幅寸法が $40 \mu\text{m}$ であり、水平方向の断面形状が正方形の凹部21aが形成されている。パッド形成領域の第( $n-1$ )層の層間絶縁膜21上に、例えばA1やA1合金などの金属膜からなり、膜厚が $800 \text{nm}$ の最上層パッド23が形成されている。最上層パッド23には、凹部21a

に起因して、例えば幅寸法が $39.7 \mu\text{m}$ であり、水平方向の断面形状が略正方形の凹部23aが形成されている。

【0051】第( $n-1$ )層の層間絶縁膜21上及び最上層パッド23上に、例えば膜厚が $1.4 \mu\text{m}$ の保護膜25が形成されている。最上層パッド23上の保護膜25には例えば幅寸法が $90 \mu\text{m}$ であり、水平方向の断面形状が正方形の開口部25aが形成されており、凹部23aを含む領域の最上層パッド23が露出している。最上層パッド23の凹部23aを含む領域の表面に金ボール15が接続されている。最上層パッド23の凹部23aの幅寸法は、最上層パッド23と金ボール15のボンディング幅よりも小さい。

【0052】図9はこの実施例の製造方法を示す工程断面図である。図9を用いて製造方法を説明する。

(A)例えばCVDにより、半導体基板上全面に第( $n-2$ )層の層間絶縁膜19を成膜した後、フォトリソグラフィ及びエッチングにより第( $n-2$ )層の層間絶縁膜19にビア(図示は省略)を形成する。第( $n-2$ )層の層間絶縁膜19上に例えばスパッタリングにより金属膜を成膜し、その金属膜をフォトリソグラフィ及びエッチングによりパターンニングして第( $n-2$ )層の配線層(上から2番目の配線層、図示は省略)を形成する。例えばCVDにより、半導体基板上全面に第( $n-1$ )層の層間絶縁膜21を形成する。

【0053】(B)フォトリソグラフィ及びエッチングにより、パッド形成領域の第( $n-1$ )層の層間絶縁膜21に凹部21aを形成する。図8にも示すように、凹部21aの側壁付近は、中央部分に比べてエッチングが早く進行して深く形成されている。

(C)例えばスパッタリングにより、半導体基板上全面に金属膜23fを成膜する。パッド形成領域の金属膜23fには凹部21aに起因して凹部23aが形成される。

【0054】(D)フォトリソグラフィ及びエッチングにより金属膜23fをパターンニングして第 $n$ 層の配線層(最上層の配線層、図示は省略)及び最上層パッド23を形成する。半導体基板上全面に保護膜25を形成し、パッド形成領域の保護膜25に開口部25aを形成して、凹部23aを含む領域の最上層パッド23を露出させる。その後、最上層パッド23の凹部23aを含む領域に金ボール15を接続することにより、最上層パッド23及び金ボール15の接合面積を平坦面での接合面積に比べて増大させ、最上層パッド23と金ボール15の密着性を向上させることができる。

【0055】図10は装置のさらに他の実施例を示す断面図である。この実施例は図8及び図9の実施例の最上層パッド23の直下にエッチングストップ層27をさらに備えたものである。図8及び図9の実施例と同じ機能を果たす部分には同じ符号を付し、その説明は省略す



る。パッド形成領域の第 $(n-2)$ 層の層間絶縁膜19上に、例えばA1やA1合金などの金属膜からなり、膜厚が800nmのエッチングストッパ層27が形成されている。第 $(n-2)$ 層の層間絶縁膜19上及びエッチングストッパ層27上に第 $(n-1)$ 層の層間絶縁膜21が形成されている。エッチングストッパ層27上の第 $(n-1)$ 層の層間絶縁膜21に、例えば幅寸法が40 $\mu\text{m}$ であり、水平方向の断面形状が正方形の開口部21bが形成されている。

【0056】パッド形成領域の第 $(n-1)$ 層の層間絶縁膜21上に、例えば幅寸法が39.7 $\mu\text{m}$ であり、水平方向の断面形状が略正方形の凹部23bをもつ最上層パッド23が形成されている。第 $(n-1)$ 層の層間絶縁膜21上及び最上層パッド23上に保護膜25が形成されている。最上層パッド23上の保護膜25には開口部25aが形成されており、凹部23bを含む領域の最上層パッド23が露出している。最上層パッド23の凹部23bを含む領域の表面に金ボール15が接続されている。最上層パッド23の凹部23bの幅寸法は、最上層パッド23と金ボール15のボンディング幅よりも小さい。

【0057】図11はこの実施例の製造方法を示す工程断面図である。図11を用いて製造方法を説明する。

(A) 例えばCVDにより、半導体基板上全面に第 $(n-2)$ 層の層間絶縁膜19を成膜した後、フォトリソグラフィ及びエッチングにより第 $(n-2)$ 層の層間絶縁膜19にビア(図示は省略)を形成する。例えばスパッタリングにより半導体基板上全面に金属膜を成膜した後、その金属膜をフォトリソグラフィ及びエッチングによりパターンニングして、第 $(n-2)$ 層の配線層(図示は省略)と、パッド形成領域にエッチングストッパ層27を形成する。例えばCVDにより半導体基板上全面に第 $(n-1)$ 層の層間絶縁膜21を形成する。

【0058】(B) フォトリソグラフィ及びエッチングにより、第 $(n-1)$ 層の層間絶縁膜21にビアを形成すると同時に、パッド形成領域の第 $(n-1)$ 層の層間絶縁膜21に開口部21bを形成する。

(C) 例えばスパッタリングにより、半導体基板上全面に金属膜23fを成膜する。パッド形成領域の金属膜23fには、開口部21bに起因して凹部23bが形成される。

【0059】(D) 図9の工程(D)と同様にして、金属膜23fをパターンニングして第 $n$ 層の配線層(図示は省略)及び最上層パッド23を形成し、さらに最上層パッド23の凹部23bを含む領域を露出させるための開口部25aをもつ保護膜25を形成する。その後、最上層パッド23の凹部23bを含む領域に金ボール15を接続することにより、最上層パッド23及び金ボール15の接合面積を平坦面での接合面積に比べて増大させ、最上層パッド23と金ボール15の密着性を向上させる

ことができる。

【0060】この製造方法によれば、工程(B)で第 $(n-1)$ 層の層間絶縁膜21をエッチングストッパ層27まで除去することにより、開口部21bの形状の安定化を図ることができ、ひいては工程(C)で開口部21bに起因して形成する凹部23bの形状の安定化を図ることができる。さらに、最上層パッド23に凹部23bを形成するための第 $(n-1)$ 層の層間絶縁膜21の開口部21bを、工程(B)でビアと同時に形成するので、工程数を増加させることなく第 $(n-1)$ 層の層間絶縁膜21に開口部21bを形成することができる。

【0061】図1から図11に示した実施例では、最上層パッドの外部接続用端子との接合面に、1段又は複数段の段差をもつ1つの凹部を備えているが、本発明はこれに限定されるものではなく、最上層パッドの外部接続用端子との接合面に複数の凹部を備えてもよい。図12にその装置の実施例を示す。図12はさらに他の実施例を示す図であり、(A)は平面図、(B)は(A)のA-A位置での断面図である。この実施例は、第 $(n-1)$ 層の層間絶縁膜に形成された凹部に起因して最上層パッドに凹部が形成されたものである。図8から図11の実施例と同じ機能を果たす部分には同じ符号を付す。

【0062】例えば膜厚が1.0 $\mu\text{m}$ のシリコン酸化膜からなる第 $(n-2)$ 層の層間絶縁膜19上に、膜厚が1.0 $\mu\text{m}$ のシリコン酸化膜からなる第 $(n-1)$ 層の層間絶縁膜21が形成されている。パッド形成領域の第 $(n-1)$ 層の層間絶縁膜21に、例えば幅寸法が4.0 $\mu\text{m}$ であり、水平方向の断面形状が正方形の複数の凹部21cが4.0 $\mu\text{m}$ の間隔をもってマトリックス状に形成されている。

【0063】パッド形成領域の第 $(n-1)$ 層の層間絶縁膜21上に、例えばA1やA1合金などの金属膜からなり、膜厚が800nmの最上層パッド23が形成されている。最上層パッド23には第 $(n-1)$ 層の層間絶縁膜21の凹部21cに起因して、例えば幅寸法 $x$ が3.7 $\mu\text{m}$ であり、水平方向の断面形状が略正方形の複数の凹部23bが4.6 $\mu\text{m}$ の間隔をもってマトリックス状に形成されている。

【0064】第 $(n-1)$ 層の層間絶縁膜21上及び最上層パッド23上に、例えば膜厚が1.4 $\mu\text{m}$ の保護膜25が形成されている。最上層パッド23上の保護膜25には例えば幅寸法が90 $\mu\text{m}$ であり、水平方向の断面形状が正方形の開口部25aが形成されており、凹部23bを含む領域の最上層パッド23が露出している。最上層パッド23の凹部23bを含む領域の表面に金ボール15( (A) では図示が省略されている) が接続されている。最上層パッド23の凹部23bの幅寸法 $x$ は、最上層パッド23と金ボール15のボンディング幅よりも小さい。

【0065】図13はこの実施例の製造方法を示す工程

断面図である。図13を用いて製造方法を説明する。

(A) 図9の工程(A)と同様にして、第(n-2)層の層間絶縁膜19にビア(図示は省略)を形成し、第(n-2)層の層間絶縁膜19上に第(n-2)層の配線層(図示は省略)を形成し、第(n-2)層の層間絶縁膜19上及び第(n-2)層の配線層上に第(n-1)層の層間絶縁膜21を形成する。

【0066】(B) フォトリソグラフィ及びエッチングにより、パッド形成領域の第(n-1)層の層間絶縁膜21に複数の凹部21cを形成する。図12(B)にも示すように、凹部21cの側壁付近は、中央部分に比べてエッチングが早く進行して深く形成されている。

(C) 例えばスパッタリングにより、半導体基板上全面に金属膜23fを成膜する。パッド形成領域の金属膜23fには凹部21cに起因して凹部23cが形成される。

【0067】(D) 図9の工程(D)と同様にして、金属膜23fをパターンニングして第n層の配線層(図示は省略)及び最上層パッド23を形成し、さらに最上層パッド23の凹部23cを含む領域を露出させるための開口部25aをもつ保護膜25を形成する。その後、最上層パッド23の凹部23cを含む領域に金ボール15を接続することにより、最上層パッド23及び金ボール15の接合面積を平坦面での接合面積に比べて増大させ、最上層パッド23と金ボール15の密着性を向上させることができる。

【0068】図14は装置のさらに他の実施例を示す断面図である。この実施例は図12及び図13の実施例と同様の構成であり、パッド形成領域の第(n-1)層の層間絶縁膜21の下層にエッチングストップ層をさらに備えたものである。この実施例の平面図は図12(A)と同じである。図8から図13の実施例と同じ機能を果たす部分には同じ符号を付し、その説明は省略する。

【0069】パッド形成領域の第(n-2)層の層間絶縁膜19上に例えばAlやAl合金などの金属膜からなり、膜厚が800nmのエッチングストップ層27が形成されている。第(n-2)層の層間絶縁膜19上及びエッチングストップ層27上に第(n-1)層の層間絶縁膜21が形成されている。エッチングストップ層27上の第(n-1)層の層間絶縁膜21に、例えば幅寸法が4.0μmであり、水平方向の断面形状が正方形の複数の凹部21dが4.0μmの間隔をもってマトリックス状に形成されている。

【0070】パッド形成領域の第(n-1)層の層間絶縁膜21上に最上層パッド23が形成されている。最上層パッド23には、第(n-1)層の層間絶縁膜21の凹部21dに起因して、例えば幅寸法が3.7μmであり、水平方向の断面形状が略正方形の複数の凹部23dが4.6μmの間隔をもってマトリックス状に形成されている。

【0071】第(n-1)層の層間絶縁膜21上及び最上層パッド23上に、最上層パッド23の凹部23dを含む領域を露出させるための開口部25aをもつ保護膜25が形成されている。最上層パッド23の凹部23dを含む領域の表面に金ボール15が接続されている。最上層パッド23の凹部23dの幅寸法は、最上層パッド23と金ボール15のボンディング幅よりも小さい。

【0072】図15はこの実施例の製造方法を示す工程断面図である。図15を用いて製造方法を説明する。

(A) 図11の工程(A)と同様にして、第(n-2)層の層間絶縁膜19を成膜し、第(n-2)層の層間絶縁膜19にビア(図示は省略)を形成し、第(n-2)層の層間絶縁膜19上に第(n-2)層の配線層(図示は省略)とエッチングストップ層27を形成し、さらに第(n-1)層の層間絶縁膜21を形成する。

【0073】(B) フォトリソグラフィ及びエッチングにより、第(n-1)層の層間絶縁膜21にビアを形成すると同時に、パッド形成領域の第(n-1)層の層間絶縁膜21に複数の凹部21dを形成する。

(C) 例えばスパッタリングにより、半導体基板上全面に金属膜23fを成膜する。パッド形成領域の金属膜23fには凹部21dに起因して凹部23dが形成される。

【0074】(D) 図9の工程(D)と同様にして、金属膜23fをパターンニングして第n層の配線層(図示は省略)及び最上層パッド23を形成し、さらに最上層パッド23の凹部23dを含む領域を露出させるための開口部25aをもつ保護膜25を形成する。その後、最上層パッド23の凹部23dを含む領域に金ボール15を接続することにより、最上層パッド23及び金ボール15の接合面積を平坦面での接合面積に比べて増大させ、最上層パッド23と金ボール15の密着性を向上させることができる。

【0075】この製造方法によれば、工程(B)で第(n-1)層の層間絶縁膜21をエッチングストップ層27まで除去することにより、凹部21dの形状の安定化を図ることができ、ひいては工程(C)で凹部21dに起因して形成する凹部23dの形状の安定化を図ることができる。

【0076】図16は装置のさらに他の実施例を示す断面図である。この実施例は第(n-1)層の配線層と同時に形成された金属膜パターンを備え、その金属膜パターンに起因してパッド形成領域の第(n-1)層の層間絶縁膜に複数の凹部をもつものである。この実施例の平面図は図12(A)と同じである。図8から図15の実施例と同じ機能を果たす部分には同じ符号を付し、その説明は省略する。

【0077】パッド形成領域の第(n-2)層の層間絶縁膜19上に、例えばAlやAl合金などからなり、膜厚が800nmの開口部パターン29が形成されてい

る。開口部パターン29には、例えば幅寸法が $6.0\mu\text{m}$ であり、水平方向の断面形状が正方形の複数の開口部29aが $2.0\mu\text{m}$ の間隔をもってマトリックス状に形成されている。開口部パターン29は、第 $(n-2)$ 層の層間絶縁膜19上に形成された第 $(n-1)$ 層の配線層(図示は省略)と電気的に接続されていてもよいし、接続されていなくてもよいが、接続されていないことが好ましい。

【0078】第 $(n-2)$ 層の層間絶縁膜19上及び開口部パターン29上に、例えば膜厚が $1.0\mu\text{m}$ の第 $(n-1)$ 層の層間絶縁膜21が形成されている。パッド形成領域の第 $(n-1)$ 層の層間絶縁膜21には、開口部パターン29の開口部29aに起因して、例えば幅寸法が $4.0\mu\text{m}$ であり、水平方向の断面形状が略正方形の複数の凹部21eが $4.0\mu\text{m}$ の間隔をもってマトリックス状に形成されている。

【0079】パッド形成領域の第 $(n-1)$ 層の層間絶縁膜21上に最上層パッド23が形成されている。最上層パッド23には、第 $(n-1)$ 層の層間絶縁膜21の凹部21eに起因して、例えば幅寸法が $3.7\mu\text{m}$ であり、水平方向の断面形状が略正方形の複数の凹部23eが $4.6\mu\text{m}$ の間隔をもってマトリックス状に形成されている。

【0080】第 $(n-1)$ 層の層間絶縁膜21上及び最上層パッド23上に、最上層パッド23の凹部23eを含む領域を露出させるための開口部25aをもつ保護膜25が形成されている。最上層パッド23の凹部23eを含む領域の表面に金ボール15が接続されている。最上層パッド23の凹部23dの幅寸法は、最上層パッド23と金ボール15のボンディング幅よりも小さい。

【0081】図17はこの実施例の製造方法を示す工程断面図である。図17を用いて製造方法を説明する。

(A) 例えばCVDにより、半導体基板上全面に第 $(n-2)$ 層の層間絶縁膜19を成膜した後、フォトリソグラフィ及びエッチングにより第 $(n-2)$ 層の層間絶縁膜19にビア(図示は省略)を形成する。例えばスパッタリングにより半導体基板上全面に金属膜を成膜し、その金属膜をフォトリソグラフィ及びエッチングによりパターニングして、第 $(n-2)$ 層の配線層(図示は省略)と、複数の開口部29aをもつ開口部パターン29をパッド形成領域に形成する。

【0082】(B) 例えばCVDにより半導体基板上全面に第 $(n-1)$ 層の層間絶縁膜21を形成する。パッド形成領域の第 $(n-1)$ 層の層間絶縁膜21には、開口部パターン29の開口部29aに起因して、凹部21eが形成される。

(C) 例えばスパッタリングにより、半導体基板上全面に金属膜23fを成膜する。パッド形成領域の金属膜23fには凹部21eに起因して凹部23eが形成される。

【0083】(D) 図9の工程(D)と同様にして、金属膜23fをパターニングして第 $n$ 層の配線層(図示は省略)及び最上層パッド23を形成し、さらに最上層パッド23の凹部23eを含む領域を露出させるための開口部25aをもつ保護膜25を形成する。その後、最上層パッド23の凹部23eを含む領域に金ボール15を接続することにより、最上層パッド23及び金ボール15の接合面積を平坦面での接合面積に比べて増大させ、最上層パッド23と金ボール15の密着性を向上させることができる。

【0084】この製造方法によれば、第 $(n-1)$ 層の層間絶縁膜21に凹部23eを形成するための開口部29aをもつ開口部パターン29を、工程(C)で第1の配線層と同時に形成するので、工程数を増加させることなく開口部29aをもつ開口部パターン29を形成することができる。さらに、第 $(n-1)$ 層の層間絶縁膜21の凹部23eを、第 $(n-1)$ 層の層間絶縁膜21の成膜時に開口部パターン29の開口部29aに起因して形成することができるので、工程数を増加させることなく第 $(n-1)$ 層の層間絶縁膜21の凹部23eを形成することができる。

【0085】図18はさらに他の実施例を示す図であり、(A)は平面図、(B)は(A)のA-A位置での断面図である。この実施例は、パッド形成領域の第 $(n-1)$ 層の層間絶縁膜に形成された長方形又は略長方形の複数の開口部に起因して最上層パッドに複数の略長方形の凹部が形成されたものである。図14及び図15の実施例と同じ機能を果たす部分には同じ符号を付す。

【0086】パッド形成領域の第 $(n-2)$ 層の層間絶縁膜19上にエッチングストッパ層27が形成されている。第 $(n-2)$ 層の層間絶縁膜19上及びエッチングストッパ層27上に第 $(n-1)$ 層の層間絶縁膜21が形成されている。エッチングストッパ層27上の第 $(n-1)$ 層の層間絶縁膜21に、例えば幅寸法が $4.0\mu\text{m}$ 、長さ寸法が $40\mu\text{m}$ であり、水平方向の断面形状が長方形の複数の凹部21gが $4.0\mu\text{m}$ の間隔をもって形成されている。

【0087】パッド形成領域の第 $(n-1)$ 層の層間絶縁膜21上に最上層パッド23が形成されている。最上層パッド23には、第 $(n-1)$ 層の層間絶縁膜21の凹部21gに起因して、例えば幅寸法xが $3.7\mu\text{m}$ 、長さ寸法yが $39.7\mu\text{m}$ であり、水平方向の断面形状が略長方形の複数の凹部23gが $4.6\mu\text{m}$ の間隔をもって形成されている。

【0088】第 $(n-1)$ 層の層間絶縁膜21上及び最上層パッド23上に、最上層パッド23の凹部23gを含む領域を露出させるための開口部25aをもつ保護膜25が形成されている。最上層パッド23の凹部23gを含む領域の表面に金ボール15が接続されている。最上層パッド23の凹部23gの幅寸法xは、最上層パッド

ド23と金ボール15のボンディング幅よりも小さい。最上層パッド23の凹部23gを含む領域に金ボール15を接続することにより、最上層パッド23及び金ボール15の接合面積を平坦面での接合面積に比べて増大させ、最上層パッド23と金ボール15の密着性を向上させることができる。

【0089】この実施例の製造方法は、図15に示した製造方法の工程(B)で、パッド形成領域の第(n-1)層の層間絶縁膜21に複数の凹部21dを形成するためのフォトリソグラフィの露光工程で用いるマスクパターンを、複数の凹部21gに対応する開口部を備えたマスクパターンに変更することにより、図15に示した製造方法と同様に行なうことができる。

【0090】また、図18(A)に示した平面構造は、図12(B)の断面構造において、第(n-1)層の層間絶縁膜21に関して、紙面垂直方向に並ぶ複数の凹部21cの領域に、水平方向の断面形状が長方形の凹部を形成することによっても形成することができる。

【0091】さらに、図18(A)に示した平面構造は、図16の断面構造において、開口部パターン29に関して、紙面垂直方向に並ぶ複数の開口部29aの領域に、水平方向の断面形状が長方形の開口部を形成し、その長方形の開口部に起因して、第(n-1)層の層間絶縁膜21に関して紙面垂直方向に並ぶ複数の凹部21eの領域に水平方向の断面形状が略長方形の凹部を形成することによっても形成することができる。

【0092】2層配線構造の半導体装置に図8から図18の実施例を適用する場合、第(n-2)層の層間絶縁膜19は半導体基板又は半導体基板表面に形成された絶縁膜により構成される。2層配線構造の半導体装置に図10及び図11、図16及び図17並びに図18の実施例を適用する場合、エッチングストップ層27及び開口部パターン29はトランジスタ素子のゲート電極材料層から形成されることが好ましい。これにより、工程数を増加させることなくエッチングストップ層27及び開口部パターン29を形成することができる。

【0093】上記の実施例では、第1の層間絶縁膜5の開口部5a、下層パッド7の凹部7a、第2の層間絶縁膜9の開口部9a及び凹部9c、最上層パッド11の凹部11a、11b、11d、金属膜パターン17の開口部17a、第(n-1)層の層間絶縁膜21の凹部21a、21c、21e及び開口部21b、21d、21g、最上層パッド23の凹部23a、23b、23c、23d、23e、23g、並びに開口部パターン29の開口部29aは、水平方向の断面形状は正方形、略正方形、長方形及び略長方形のいずれかであるが、本発明はこれに限定されるものではなく、円形、楕円形、矩形、多角形など、水平方向の断面形状はどのような形状であってもよい。また、上記の実施例で示した材料、寸法及び成膜方法は一例であり、本発明はこれに限定されるも

のではなく、特許請求の範囲に記載された本発明の範囲内で種々の変更が可能である。

【0094】

【発明の効果】請求項1に記載の半導体装置では、外部接続用端子とのボンディング幅よりも小さい幅寸法の凹部を外部接続用端子との接合面にもつボンディングパッドを備えているので、ボンディングパッドの外部接続用端子との接合面積は平坦な接合面に比べて増大させて、ボンディングパッドと外部接続用端子の密着性を向上させることができる。

【0095】請求項2に記載の半導体装置では、本発明の半導体装置において、ボンディングパッドの外部接続用端子との接合面に複数の凹部を備えているようにしたので、外部接続用端子との接合面積を増大させることができる。

【0096】請求項3に記載の製造方法では、本発明の製造方法において、ボンディングパッド直下の絶縁膜もしくは金属配線層又はその両方に、凹部又は開口部を形成し、その凹部又は開口部の上にボンディングパッドを形成するようにしたので、工程数を増加させることなく本発明の半導体装置を形成することができる。

【0097】請求項4に記載の製造方法では、本発明の製造方法において、本発明のボンディングパッド直下の絶縁膜に開口部を形成する場合、その絶縁膜の開口部形成領域の下層に金属配線層、ゲート電極材料層又はシリコン窒化膜により構成されるエッチングストップ層を形成するようにしたので、ボンディングパッド直下の絶縁膜に開口部を形成する際にエッチングストップ層をエッチングストップとして用いることにより、ボンディングパッド直下の絶縁膜に開口部を安定して形成することができ、ひいてはボンディングパッドの凹部の形状を安定して形成することができる。

【0098】請求項5に記載の製造方法では、本発明の製造方法において、ボンディングパッド直下の絶縁膜もしくは金属配線層又はその両方に形成する凹部又は開口部を、ボンディングパッドの膜厚の2倍の寸法よりも大きい寸法で形成するようにしたので、ボンディングパッド直下の凹部又は開口部上に最上層の金属配線層が平坦に堆積されるのを防止することができ、ボンディングパッド表面への凹部形成の安定化を図ることができる。

【図面の簡単な説明】

【図1】装置の一実施例を示す断面図である。

【図2】製造方法の一実施例の前半を示す工程断面図である。

【図3】同実施例の後半を示す工程断面図である。

【図4】製造方法の他の実施例の前半を示す工程断面図である。

【図5】同実施例の後半を示す工程断面図であり、

(I)は装置の他の実施例を示す断面図である。

【図6】製造方法のさらに他の実施例の前半を示す工程

断面図である。

【図7】同実施例の後半を示す工程断面図であり、(G)は装置のさらに他の実施例を示す断面図である。

【図8】装置のさらに他の実施例を示す断面図である。

【図9】図8の装置を製造するための製造方法の実施例を示す工程断面図である。

【図10】装置のさらに他の実施例を示す断面図である。

【図11】図10の装置を製造するための製造方法の実施例を示す工程断面図である。

【図12】装置のさらに他の実施例を示す図であり、(A)は平面図、(B)は(A)のA-A位置での断面図である。

【図13】図12の装置を製造するための製造方法の実施例を示す工程断面図である。

【図14】装置のさらに他の実施例を示す断面図である。

【図15】図14の装置を製造するための製造方法の実施例を示す工程断面図である。

【図16】装置のさらに他の実施例を示す断面図である。

【図17】図16の装置を製造するための製造方法の実施例を示す工程断面図である。

【図18】装置のさらに他の実施例を示す平面図である。

【図19】従来技術1の半導体装置のボンディングパッド部周辺を示す図であり、(A)は平面図、(B)は(A)のA-A位置での断面図である。

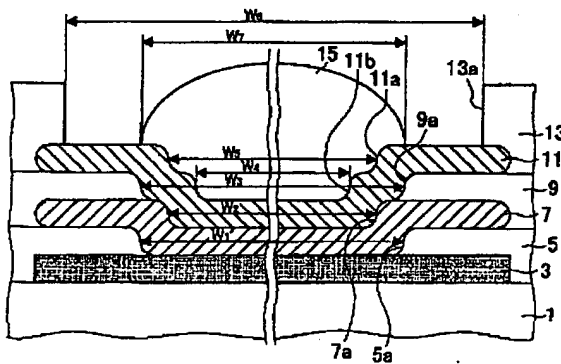
【図20】従来技術2の半導体装置のボンディングパッド部周辺を示す断面図である。

【図21】従来技術3の半導体装置のボンディングパッド部周辺を示す断面図である。

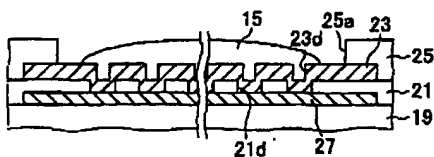
【符号の説明】

- |          |                 |
|----------|-----------------|
| 1        | 半導体基板           |
| 3        | エッチングストップ層      |
| 5        | 第1の層間絶縁膜        |
| 5a       | 開口部             |
| 7        | 下層パッド           |
| 7a       | 凹部7             |
| 9        | 第2の層間絶縁膜        |
| 9a       | 開口部             |
| 11       | 最上層パッド          |
| 11a, 11b | 凹部              |
| 13       | 保護膜             |
| 15       | ボンディングボール(金ボール) |

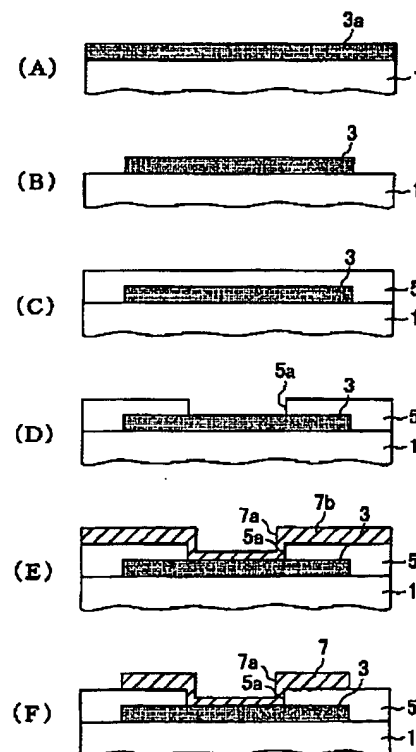
【図1】



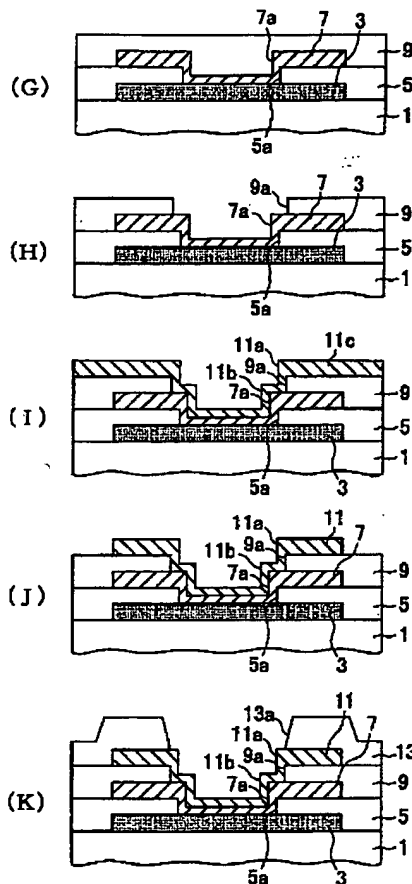
【図14】



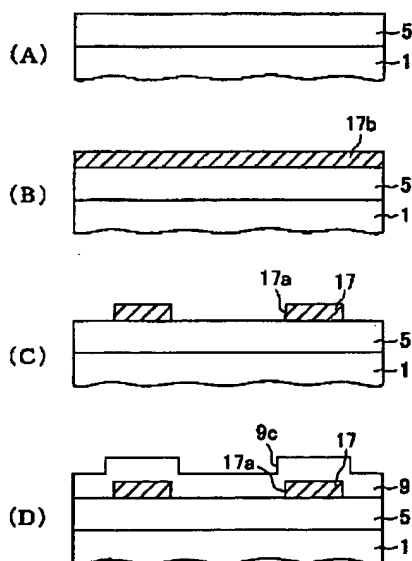
【図2】



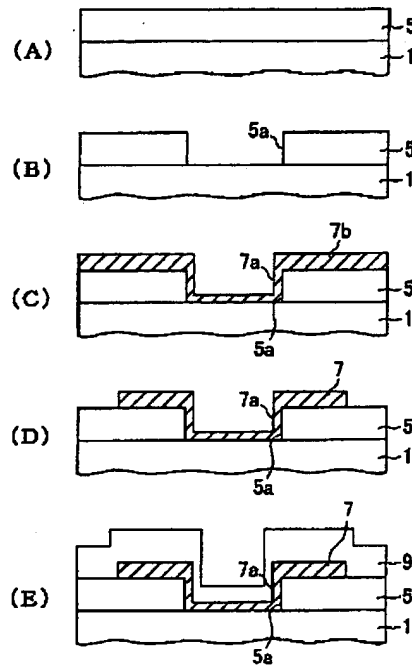
【図3】



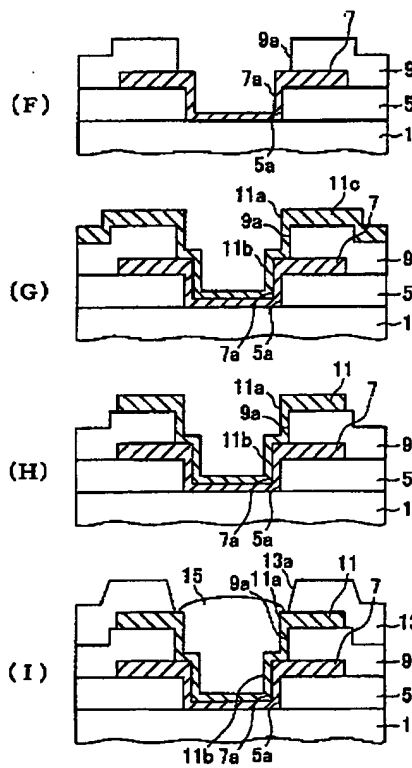
【図6】



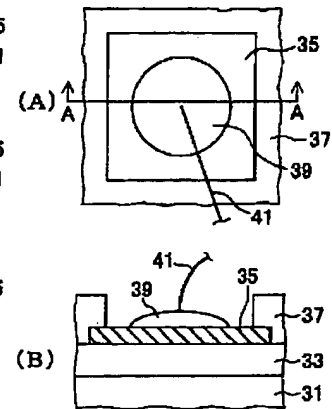
【図4】



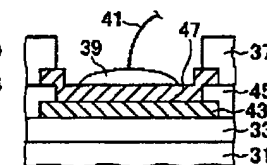
【図5】



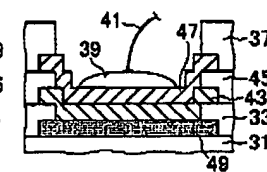
【図19】



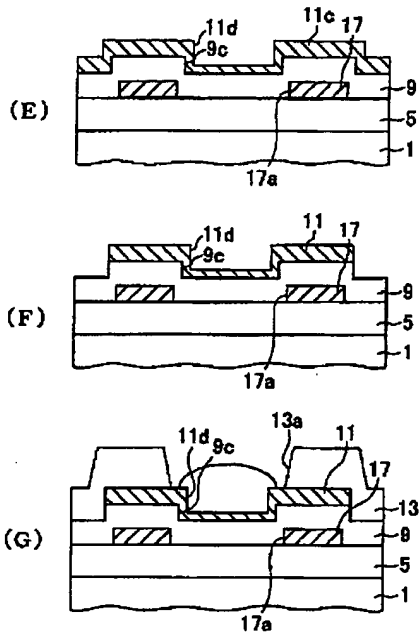
【図20】



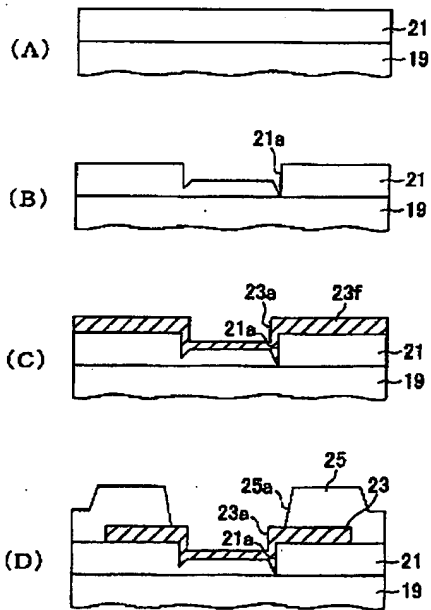
【図21】



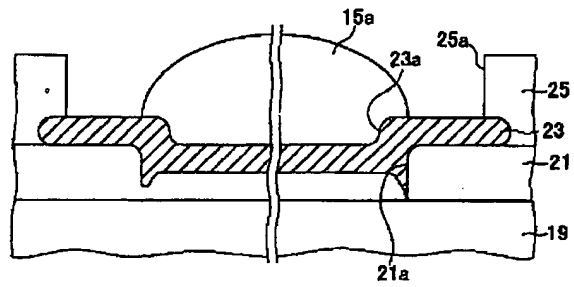
【図7】



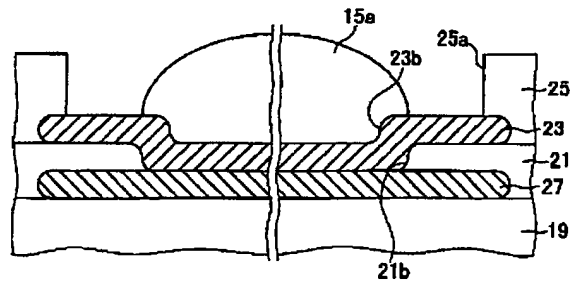
【図9】



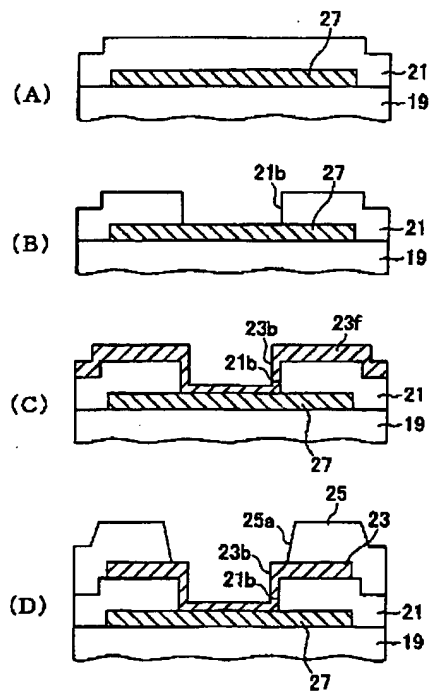
【図8】



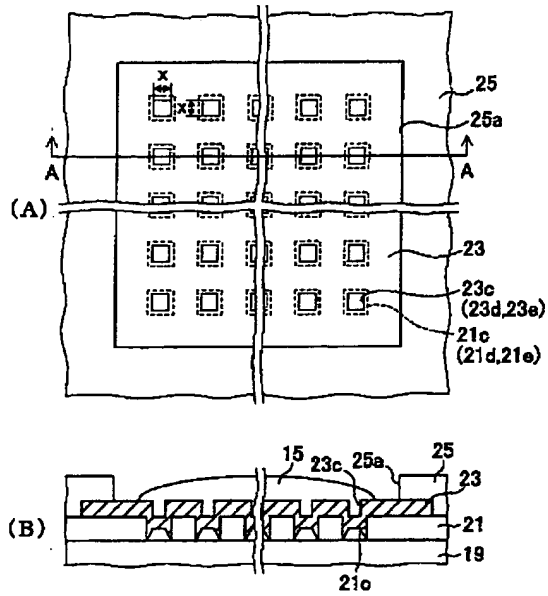
【図10】



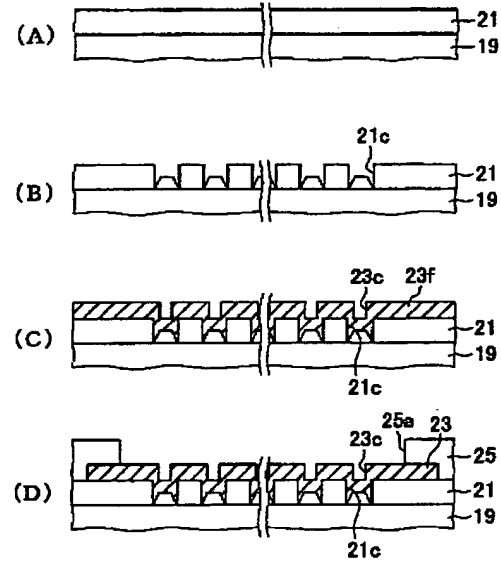
【図11】



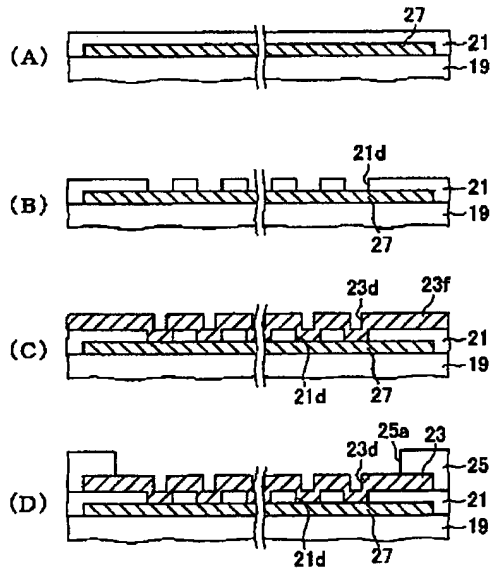
【図12】



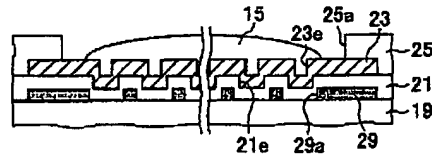
【図13】



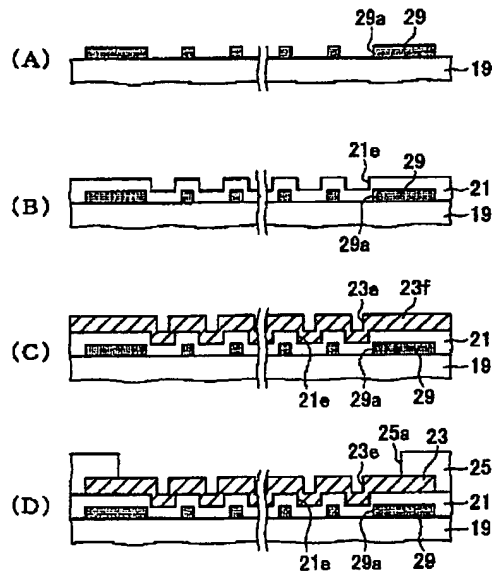
【図15】



【図16】

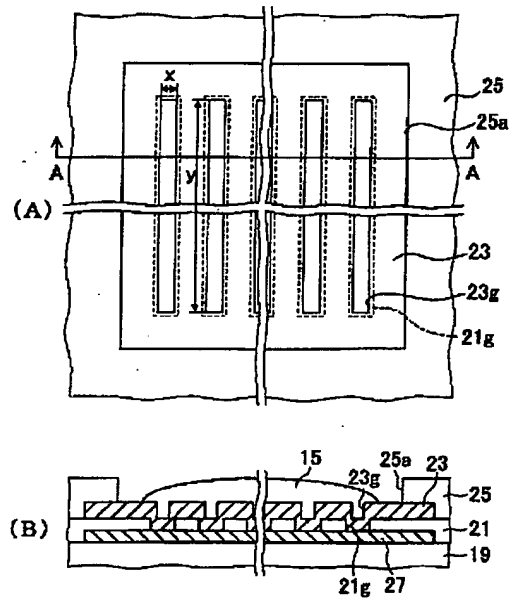


【図17】





【図18】



フロントページの続き

(72)発明者 河野 勇一  
東京都大田区中馬込1丁目3番6号 株式  
会社リコー内  
(72)発明者 三谷 武史  
東京都大田区中馬込1丁目3番6号 株式  
会社リコー内

(72)発明者 上野 嘉一  
東京都大田区中馬込1丁目3番6号 株式  
会社リコー内  
Fターム(参考) 5F038 BE07 EZ15 EZ20  
5F044 EE04 EE06 EE13 EE21

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☒ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**